

运放的偏置电流 Ib: 从输入端的直流通路到热电偶检测应用

作者: Mister Lei

给运放输入端提供直流通路 (DC path) 在很多文章中都有写到, 如下图分别是不带 DC path 和带 DC path 典型应用。

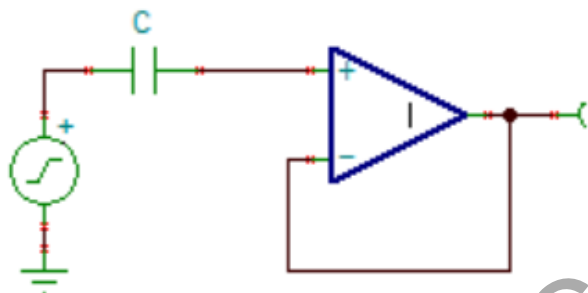


图 1. 不带 DC path

图 1 中如果电容 C 的漏电流很小, 则 I_b 由于没有足够大的泄放路径而对电容充电, 进而形成 offset voltage, 这样的 DC 偏差就会影响运放的直流工作点。

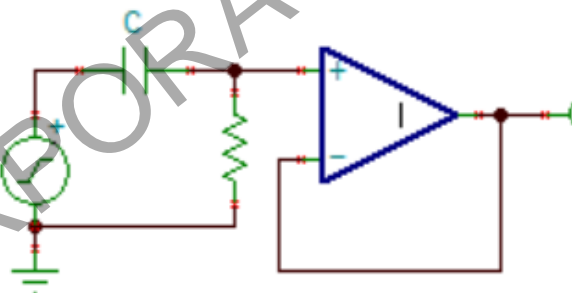


图 2. 带 DC path

图 2 的办法是通过并联大电阻形成 DC path, 来消除或者尽量减小 I_b 带来的影响。但这种方法也会带来一些弊端, 例如减小了输入阻抗等。

下面的案例是与之有联系但却完全相反的一个应用问题。

图 3 是一个热电偶的应用电路 (运放是 4 通道, 用到其中 A, B, C 三个通道, 单电源 +5V 供电), 为防止热电偶测量中由于电偶断丝而使控温失效造成事故, 变送器中设有断电保护电路, 当热电偶断丝或接解不良时, 变送器会输出较大值以使仪表切断电源。

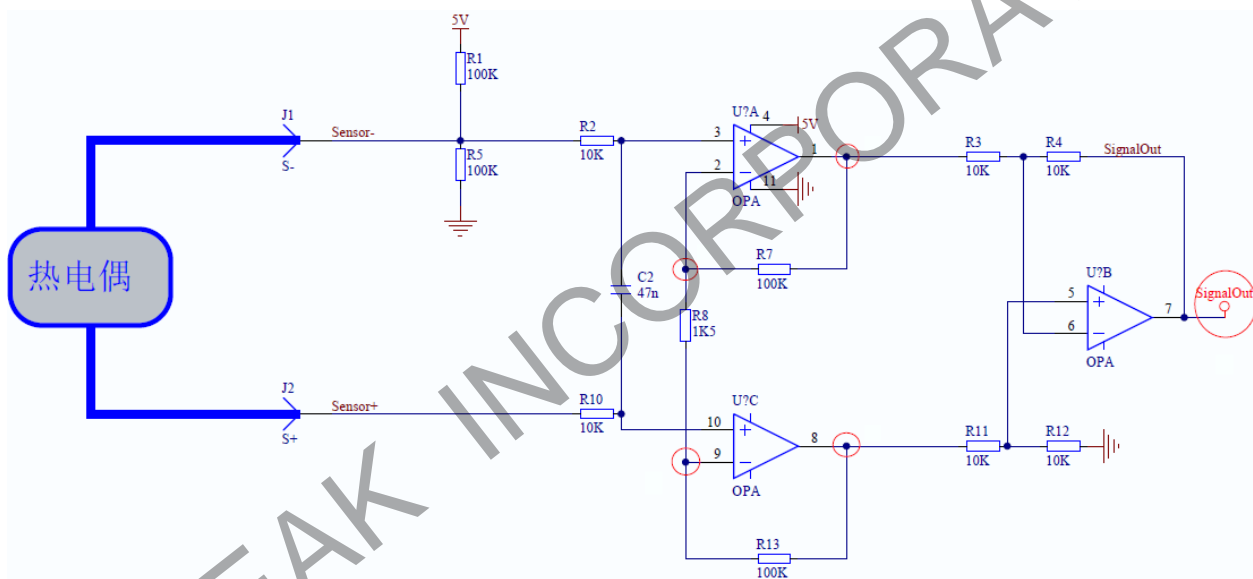


图 3

当用一个 Bipolar 运放 OP1 测试时可以轻松实现上述功能, 而当用 CMOS 结构的运放 OP2 时, 上述的功能完全失效。热电偶接上时 OP1 最终输出 100mV, OP2 输出 10mV 左右; 热电偶断开时 OP1 输出 3.2V, OP2 输出接近 10mV。

首先在热电偶接上的情况下, 测量热电偶两端电压是 0, 根据热电偶的特性, 这时候应该是等同于热电偶两端用导线短接,

且实际没有直接或间接的接地回路。

此时被放大的信号就大部分是运放自身的失调电压 Vos(两通道运放的 Vos 相加), 下面分别是 OP1 和 OP2 的 Vos 参数表。

SYMBOL	PARAMETER	CONDITIONS	OP1			OP1			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
Vos	Input Offset Voltage			40	150		60	300	μV
				50	180		60	300	μV
							200	800	μV

OP2									
SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS			
Vos	Input Offset Voltage	V _{CM} = V _{DD} /2	-150	±50	+150	μV			

OP1 的变化范围比 OP2 大不少, 所以测量到 OP1 输出 100mV, 而 OP2 只有 10mV 是正常的, 当然每颗芯片的输出肯定会有差异。

当热电偶不接的情况下, 由于外部偏置电压 5V 的分压和运放的高输入阻抗, PIN3 保持 2.5V。由于 OP1 是 Bipolar 结构, 其 I_{bias} 比 OP2 大很多, 如下图, 根本不是一个数量级。

SYMBOL	PARAMETER	CONDITIONS	OP1			OP1			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
I _b	Input Bias Current			12	20		15	30	nA

OP2									
SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS			
Vos	Input Offset Voltage	V _{CM} = V _{DD} /2	-150	±50	+150	μV			
Vos TC	Input Offset Voltage Drift	-40°C to 125°C		0.9		μV/°C			
I _b	Input Bias Current	T _A = 27 °C		3		pA			
		T _A = 85 °C		250		pA			
		T _A = 125 °C		7.7		nA			

所以当线路中存在 47nF 的电容时, PIN10 的 I_b 会对其充电, 使得 PIN10 接近理论电压轨 5V (受运放供电限制)。进一步的理论推算如下 (与实际情况下受钳位影响不一定相符, 但可用于判定最终输出), 由于 PIN10 是 5V 左右, 所以 PIN9 也是 5V。因为 PIN2 是 2.5V (等于 PIN3), 那么 PIN1 会被钳位到接近 0V (实际不会达到 0V), PIN8 会被钳位在不到 5V, 然后可以计算出 PIN7 输出也会是 5V, 但由于 OP1 并不是轨到轨输出, 所以会被钳位在 3~4V 附近。这也是为什么 OP1 最终输出差不多是 3.2V。

而 OP2 的 I_b 太小, 由于电容有漏电流所以不足以对 47nF 的电容产生影响, PIN10 和 PIN8 两个位置都处于 0 电势, 此时 OP2 最终输出会被钳位到尽量靠近负电压轨, 即输出接近 10mV。

所以一切并不是绝对的, 需要看实际系统中这些“利弊”是否会带来问题, 这也是模拟器件为什么如此考验应用, 如此考验工程师经验的原因吧。

关于文章有任何疑问或者其他需求, 可以联系 lei.xiansheng@3peakic.com.cn

3PEAK 专注于高端, 高性能模拟信号链 IC 产品, 更多详情, 欢迎登陆: www.3peakic.com.cn